

# ESTUDOS DE PERDAS NOS SEMICONDUTORES E DA DISTORÇÃO HARMÔNICA EM TOPOLOGIAS DE CONVERSORES MULTINÍVEIS

## STUDIES OF LOSSES IN SEMICONDUCTORS AND HARMONIC DISTORTION ON MULTI-LEVEL CONVERTER TOPOLOGIES

João Gonçalves Antunes da Silva<sup>1</sup>  
Guilherme Penha da Silva Junior<sup>2</sup>  
João Paulo Ramos Agra Mélo<sup>3</sup>

### RESUMO

Este artigo apresenta um estudo de perdas nos semicondutores e da distorção harmônica em topologias de conversores multiníveis. Serão analisadas as perdas por chaveamento, condução e totais das topologias de dois níveis, além de três e quatro níveis com ponto neutro grampeado (NPC, do inglês, *Neutral-Point Clamped*), em frequências variadas. Além disso, será avaliada a distorção harmônica total (THD, do inglês, *Total Harmonic Distortion*) das ondas de tensão e corrente de fase do sistema. Os resultados incluem os valores das perdas e THD para seis casos distintos, com variação nos valores das potências ativas e reativas padrões, bem como nos valores de tensão, resistência e indutância obtidos por meio de simulação. O estudo também destaca qual topologia apresenta melhor desempenho em cada caso, analisando cenários com diferentes tensões e frequência. Os resultados mostram que os sistemas multiníveis apresentam melhores desempenhos em altas tensões e frequências elevadas, enquanto os conversores de dois níveis apresentam desempenho superior em frequências mais baixas.

**Palavras-chave:** semicondutores; distorção harmônica; multiníveis; perdas por chaveamento.

### ABSTRACT

This article presents a study of semiconductor losses and harmonic distortion in multilevel converter topologies. Switching, conduction, and total losses will be analyzed for two-level topologies as well as three- and four-level Neutral-Point Clamped (NPC) topologies at varying frequencies. Additionally, the Total Harmonic Distortion (THD) of the voltage and phase current waveforms will be evaluated. The results include the values of losses and THD for six distinct cases, with variations in standard active and reactive power values, as well as voltage, resistance, and inductance values obtained through simulation. The study also highlights which topology performs better in each case, analyzing scenarios with different voltages and frequencies. The results show that multilevel systems exhibit superior performance at high voltages and elevated frequencies, whereas two-level converters perform better at lower frequencies.

**Keywords:** semiconductors; harmonics; multilevel; switching losses.

---

<sup>1</sup> Bacharelado em Engenharia Elétrica - Universidade Federal Rural de Pernambuco – Unidade Acadêmica do Cabo de Santo Agostinho. 2024

<sup>2</sup> Doutor em Universidade Federal Rural de Pernambuco – Unidade Acadêmica do Cabo de Santo Agostinho

<sup>3</sup> Doutor em Universidade Federal de Campina Grande

## INTRODUÇÃO

Atualmente os conversores multiníveis vêm se tornando cada vez mais conhecidos e importantes em indústrias<sup>1</sup>, por serem uma solução efetiva para sistemas de média e alta tensão em aplicações de tensão elevada ou de frequências de comutação altas, além de baixa distorção harmônica total e a utilização de sistemas de controle para o chaveamento, diminuindo os estresses nos semicondutores.

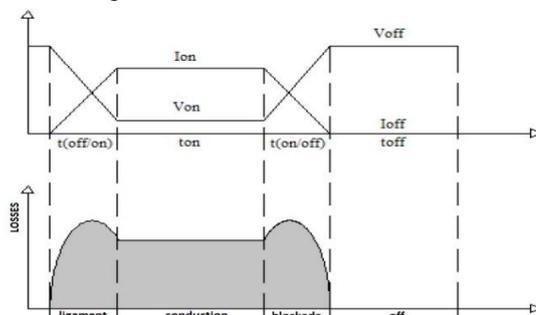
O desempenho dos conversores multiníveis é superior ao dos conversores de dois níveis<sup>2</sup> em casos que se fazem necessário uma melhor eficiência e redução distorção harmônica total (THD, do inglês, *Total Harmonic Distortion*), baixa interferência eletromagnética, baixa taxa de chaveamento e redução no estresse causado em cada dispositivo. Os conversores multiníveis apresentam diversas topologias, tais como o ponto neutro grampeado (NPC, do inglês, *Neutral-Point Clamped*), capacitor flutuante (FC do inglês, *Flying Capacitor*) e ponte H em cascata (CHB do inglês, *Cascaded H-Bridges*)<sup>1</sup>.

Os semicondutores tradicionalmente utilizados nesses circuitos são os transistores bipolares de porta isolada (IGBTs, do inglês, *Insulated Gate Bipolar Transistor*) que apresentam uma funcionalidade similar à de interruptores, fornecendo comando de ligar/desligar quando necessário. Para os sistemas multiníveis é possível analisar dois tipos de perdas elétricas, sendo elas as perdas durante a condução de corrente e as perdas por chaveamento durante a mudança de sinais entre a abertura do chaveamento e o seu fechamento<sup>2</sup>.

Podemos analisar as perdas nos semicondutores que trabalham como chaves, cf. Figura 1. Durante o funcionamento do sistema as perdas por condução ocorrem quando a corrente percorre o semicondutor e a tensão do módulo diminui, se aproximando de zero. Logo, quanto maior a tensão e a corrente no

semicondutor, maiores serão as perdas por condução no sistema.

Figura 1: Perdas em semicondutores



Fonte: Monteiro, 2017

As perdas por chaveamento ocorrem no momento em que as chaves são ligadas ou desligadas. Durante o acionamento das chaves a corrente tende a aumentar e a tensão se aproxima de zero, e durante o desligamento das chaves o contrário ocorre, a tensão aumenta de valor e a corrente tende ao valor de zero. Com isso podemos analisar que as perdas de chaveamento ocorrem durante a comutação das chaves, apresentando picos de perdas se compararmos com as perdas de condução.

Os conversores podem ser divididos em conversores de dois níveis e conversores multiníveis. Os conversores de dois níveis são mais simples e mais utilizados, produzem uma saída de tensão de dois níveis de estado, são dispositivos de baixo custo, que apresentam uma menor complexidade e perdas por condução mais baixas, em geral, sendo utilizados em sistemas fotovoltaicos e controle de motores<sup>3</sup>.

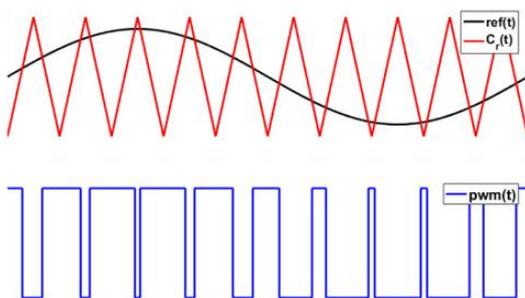
Os conversores multiníveis são mais complexos. Pois, apresentam uma saída de tensão com múltiplos níveis intermediários, tendo uma forma de onda de saída mais próxima a de uma senoide ideal, sendo utilizados em sistemas de média a alta potência em veículos elétricos devido a diminuição das distorções harmônicas e as suas menores perdas por chaveamento<sup>4</sup>.

Em sistemas em que a fonte de tensão deve ser capaz de variar sua amplitude, frequência e do seu conteúdo do seu harmônico, faz-se necessário a utilização de

técnicas de modulação por largura de pulso (PWM, do inglês, *Pulse With Modulation*). As técnicas de PWM são PWM senoidal (SPWM, do inglês, *Sine-PWM*), PWM escalar, PWM vetorial, PWM com deslocamento de fase (LS-PWM, do inglês, *Phase-Shifted Pulse Width Modulation*) e PWM com deslocamento de nível (PS-PWM, do inglês, *Level-shifted Pulse Width Modulation*)<sup>5</sup>.

O PWM senoidal é um tipo de PWM escalar, aplicado em conversores de dois níveis, monofásicos ou trifásicos, e é realizado por meio de comparação entre uma senoide de referência com uma portadora triangular, cf. Figura 2, sendo utilizado em motores de corrente alternada por apresentar um controle preciso para tensão e corrente de saída e uma alta eficiência<sup>6</sup>. Esse tipo de modulação é utilizado em conversores de dois níveis para motores de indução simples, por apresentar um baixo custo e ser o tipo de modulação mais simples<sup>6</sup>.

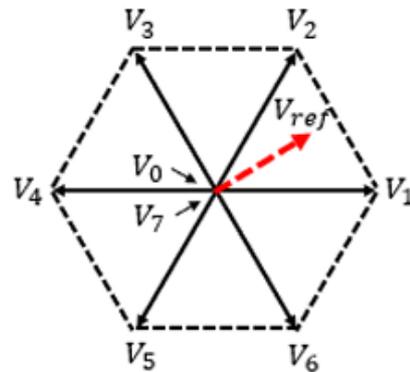
Figura 2: Relação de modulação



Fonte: Ramu, 2021.

O PWM vetorial é aplicado em conversores trifásicos. Nessa técnica para cada estado de chaveamento, existe um vetor associado no plano vetorial, cf. Figura 3. Essa modulação é mais utilizada em aplicações para acionamento de máquinas trifásicas, por permitirem que haja uma maior liberdade para execução do controle vetorial e melhor utilização do barramento de corrente contínua, menor distorção harmônica e minimização de perdas por chaveamento<sup>7,8</sup>.

Figura 3: Plano vetorial



Fonte: De Paula, 2016.

A PS-PWM é baseada na comparação com portadoras triangulares defasadas entre si, e apresenta em sua saída múltiplos sinais que não estão sincronizados, estando defasados em relação uns aos outros por um determinado ângulo. Esse tipo de modulação é utilizado em conversores CC/CC intercalados para multiplicação da frequência de comutação, e em conversores CHB para produção de uma tensão resultante multiníveis, sendo aplicados em sistemas solares, por apresentarem uma facilidade de filtragem de harmônicas e redução da interferência eletromagnética<sup>10</sup>.

O LS-PWM, utiliza várias portadoras triangulares com deslocamento de níveis, para que na saída o sinal gerado apresente vários estados de tensão. Esse tipo de modulação é utilizado em conversores multiníveis em acionamento de motores de alta potência, por apresentarem menores perdas de comutação, melhor qualidade de potência e menor distorção harmônica<sup>11</sup>.

Os conversores podem ser, dependendo da situação desejada, utilizados principalmente em três topologias, conversores de diodo grampeado, conversores com capacitor flutuante e conversores com ponte H em cascata.

A topologia de diodo grampeado é mais utilizada em conversores de alta potência, sendo conhecida por ter um ponto neutro ao qual as tensões são referenciadas.

Utilizando essa topologia é possível realizar a divisão das tensões de entrada para criar vários níveis. Além disso,

apresenta uma redução da distorção harmônica sem a utilização de filtros, menores perdas de comutação se compararmos aos conversores tradicionais e um controle mais simples. Porém, faz-se necessário a utilização de mais diodos e diversas fontes de tensão CC, ou uma estratégia de controle para compensar o desbalanceamento de tensão no ponto neutro caso se utilize um divisor de tensão capacitivo<sup>4</sup>.

A topologia de capacitor flutuante, utiliza capacitores conectados alinhados nos braços do conversor para gerar os diferentes níveis de tensão. Cada capacitor flutuante é carregado de maneira que gere níveis de tensão intermediários e resulte em uma saída de tensão com menos distorções harmônicas.

As vantagens de utilizar essa topologia se dão pela flexibilidade na modulação de níveis de tensão, um melhor controle dos níveis de tensão e ambas as potências reais e reativas podem ser controladas. Porém é necessária a utilização de uma grande quantidade de capacitores, causando altas perdas por chaveamento, além de ter um controle complexo para manter as tensões dos capacitores reguladas<sup>4</sup>.

A topologia de ponte H em cascata é composta por células alimentadas cada uma por uma fonte de tensão isolada, permitindo a geração de formas de onda de alta qualidade com múltiplos níveis de tensão.

As vantagens de utilizar essa topologia se dão pela elevada qualidade de forma de onda, redução de estresse dos dispositivos e menor de distorção harmônica se comparado às demais topologias, porém faz-se necessário a utilização de fontes de tensão para cada célula e uma manutenção mais complexa<sup>4</sup>.

As topologias de dois níveis são mais simples em termos de estrutura e controle, pois o chaveamento ocorre entre dois estados de tensão (alto e baixo). Essa topologia apresenta menos dispositivos se comparada com outras topologias e com isso as perdas por condução são menores<sup>12</sup>.

Como os conversores de dois níveis estão operando com uma maior variação de tensão em cada chaveamento, isso resulta em maiores perdas de comutação. Quanto maior a tensão ou frequência de chaveamento aplicada durante cada mutação, maior serão as perdas<sup>12</sup>.

As topologias multiníveis são mais complexas se comparadas à topologia de dois níveis. Porém apresentam mais vantagens em relação ao perfil de perdas. Nessas topologias, as perdas por condução nessas topologias dependem do número de níveis do conversor, já que a tensão por dispositivo é menor quanto maior for a quantidade de níveis, que auxilia a reduzir as perdas por comutação<sup>12</sup>.

As perdas por comutação são reduzidas se compararmos com as de conversores de dois níveis. Pois, a diferença de potencial entre os níveis de tensão durante a comutação é menor<sup>13</sup>. Porém, as perdas de comutação podem aumentar com o aumento do número de dispositivos utilizados.

No presente trabalho, será feito um estudo comparativo das perdas por chaveamento e condução entre as topologias de dois níveis e as com ponto neutro grampeado para sistemas de três níveis e de quatro níveis. Após realizar as devidas simulações, serão analisadas as perdas nos semicondutores dos sistemas para investigar o perfil de perdas de conversores em diferentes cenários de tensão, corrente e frequência de comutação.

## FUNDAMENTAÇÃO TEÓRICA

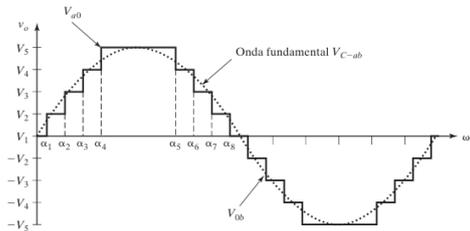
### TIPOS DE CONVERSORES MULTINÍVEIS

#### CONVERSOR MULTINÍVEL COM DIODO DE GRAMPEAMENTO (DCMLI)

O conversor multinível com diodo de grampeamento (DCMLI, do inglês, *diode-clamped multilevel inverter*), utiliza diodos para limitar as tensões em diferentes níveis, possibilitando que a tensão de saída seja

gerada pela combinação de todos os níveis de tensão da entrada, cf. Figura 4.

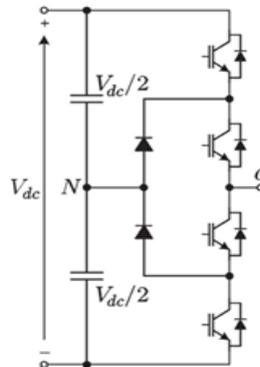
Figura 4: Formas de onda de tensão de saída



Fonte: Rashid, 2014.

Essa topologia consiste na utilização de vários capacitores em série na entrada do sistema, cf. figura 5, que fornecem diversos estados de tensão. Essa topologia apresenta: uma baixa distorção harmônica, pois as ondas de saída são próximas a de uma senoidal, evitando a necessidade de filtros; baixo estresse nos dispositivos, melhor eficiência para sistemas de alta potência; e método de controle simples<sup>3</sup>.

Figura 5: Conversor NPC três níveis



Fonte: De Oliveira, 2017.

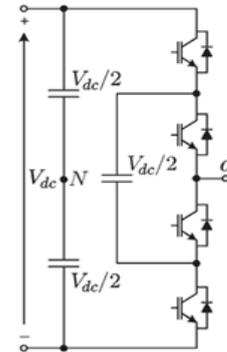
## CONVERSOR MULTINÍVEL COM CAPACITORES FLUTUANTES

O conversor multinível com capacitores flutuantes (FCMLI, do inglês, *Flying Capacitor Multilevel Inverter*), utiliza capacitores flutuantes, i.e., que não estão diretamente conectados a fontes nem a cargas, e que apresentam níveis de tensão diferentes, criando assim diversos níveis de tensão de saída.

Esta topologia exige o uso de uma maior quantidade de chaves semicondutoras, cf.

Figura 6, que controlam a carga e descarga dos capacitores e que durante a operação são carregados e descarregados quando necessários para manter o equilíbrio das tensões para cada nível da saída, proporcionando a criação de uma forma de onda de saída multinível que se aproxima mais de uma senoide.

Figura 6: Conversor FC de três níveis



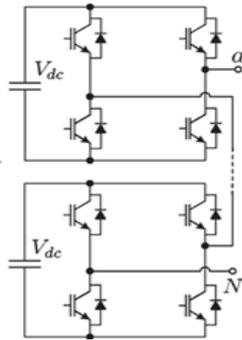
Fonte: De Oliveira, 2017.

O FCMLI apresenta uma alta qualidade da forma de onda, devido ao elevado número de níveis de tensão, assim como o fluxo de potência real e aparente podem ser controlados, apresentando baixa distorção harmônica, muitas vezes dispensando a utilização de filtros. Porém, para que seja possível utilizar esse tipo de conversor é necessário um banco de capacitores, o que leva um aumento nas perdas por chaveamento.

## CONVERSOR MULTINÍVEL COM PONTE H EM CASCATA

O conversor multinível com ponte H em cascata (CHB), cf. Figura 7, é composto por diversas conexões em série de várias células em ponte H. Para cada ponte H, é possível gerar três níveis de tensão, positivo, zero e negativo, é possível gerar ondas de saídas compostas por diferentes níveis de tensão ao conectar várias células com ponte H.

Figura 7: Conversor CHB de cinco níveis



Fonte: De Oliveira, 2017.

A tensão total de saída da CHB é a soma de todas as tensões geradas por cada ponte H. Com as pontes H conectadas em série, é possível que o conversor crie uma forma de onda desejada que seja semelhante a uma senoide. Essa topologia não necessita de diodos de grameamento de tensão e nem de capacitores para realizarem o equilíbrio de tensão.

Ao compararmos o CHB com as demais topologias, o modelo em cascata precisa de menos componentes para atingir o mesmo número de níveis de tensão, é possível utilizar técnica de comutação para reduzir as perdas no sistema<sup>4</sup>. Porém, nesse sistema, faz-se necessário o uso de fontes CC independentes<sup>4</sup>.

## PERDAS EM CONVERSORES MULTINÍVEIS

As perdas nos conversores podem ser divididas em duas categorias, as perdas por chaveamento e as perdas por condução<sup>13</sup>.

As perdas são fatores importantes para que seja possível analisar a eficiência e o desempenho dos conversores para cada situação.

## PERDAS POR CHAVEAMENTO

As perdas por chaveamento ocorrem pela dissipação da potência durante as mudanças das chaves do estado de aberto para fechado e vice-versa.

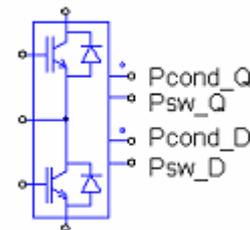
Essas perdas acontecem em três momentos: durante o disparo da chave, o

bloqueio da chave e durante a recuperação reversa do diodo, que acontece quando a corrente muda de sentido rapidamente do estado de condução para o bloqueio.

Durante a comutação, quanto maior o tempo de transição maior será a potência de perdas. O aumento da frequência de comutação também resulta no aumento de perdas, outro fator que resulta nesse aumento de perdas é quando o valor da corrente ou tensão varia drasticamente, indo de zero ao valor de pico ou ao contrário. Os fatores citados anteriormente podem influenciar nas perdas por chaveamento.

Para determinar as perdas nas topologias dos conversores citados anteriormente foram utilizados os módulos térmicos de IGBTs do PSIM, cf. Figura 8, que operam como modelo prático das chaves.

Figura 8: IGBT térmico



Fonte: Elaborado pelo autor

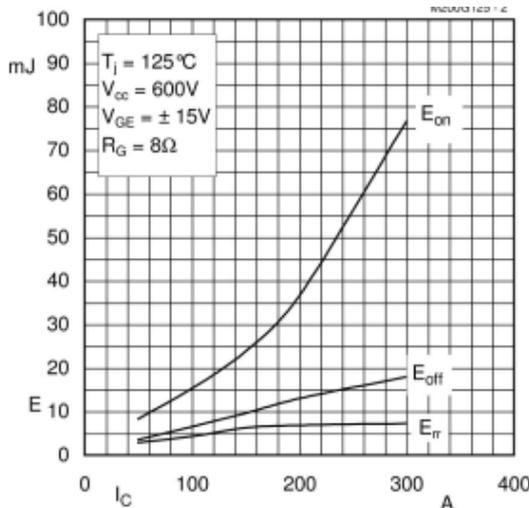
As perdas por chaveamento do sistema são calculadas pelas perdas no transistor, ao abrir e fechar a chave e pelas perdas no diodo em antiparalelo. As perdas no transistor ao fechar a chave podem ser calculadas pela equação:

$$P_{sw\ on} = E_{on} * f * \frac{V_{cc}}{V_{cc\ datasheet}} \quad (1)$$

onde  $E_{on}$  é a energia de perdas ao ligar a chave,  $f$  é a frequência de chaveamento,  $V_{cc}$  é a tensão em CC em bloqueio entre o coletor e emissor e  $V_{cc\ datasheet}$  é a tensão de corrente contínua apresentada no *datasheet* do IGBT para os valores de  $E_{on}$  e  $E_{off}$  dados.

Podemos analisar a relação de  $E_{on}$  e  $E_{off}$  do IGBT por meio do gráfico de energia para ligar e desligar a chave, cf. Figura 9.

Figura 9: Energia para ligar/desligar dos transistores



Fonte: Alves, 2020.

As perdas no transistor ao abrir a chave podem ser calculadas pela equação:

$$P_{sw\ off} = E_{off} * f * \frac{V_{cc}}{V_{cc\ datasheet}} \quad (2)$$

onde  $E_{off}$  é a energia de perdas ao desligar a chave.

Para o diodo em antiparalelo, são calculadas as perdas por chaveamento apenas quando o diodo fica desligado, devido a recuperação reversa, utilizando a equação:

$$P_{D\ off} = E_{rr} * f * \frac{V_R}{V_{R\ datasheet}} \quad (3)$$

onde  $E_{rr}$  são as perdas de energias durante a recuperação reversa do diodo,  $V_R$  é a tensão reversa de bloqueio e  $V_{R\ datasheet}$  é o valor da tensão reversa de bloqueio para os valores de  $E_{rr}$  do datasheet do dispositivo.

Pelo gráfico percebe-se que  $E_{on}$ ,  $E_{off}$  e  $E_{rr}$  são funções da corrente que atravessam os dispositivos, aumentando conforme a corrente aumenta.

## PERDAS POR CONDUÇÃO

As perdas por condução acontecem quando os dispositivos estão conduzindo corrente entre os seus terminais. Logo, a potência dissipada durante a comutação é realizada por meio da multiplicação do valor da tensão e da corrente, em módulo, durante o estágio de condução<sup>14</sup>.

Para determinar as perdas de condução pelo IGBT e do diodo, devemos analisar o sentido da corrente da carga. Se a corrente for maior ou igual a zero, o IGBT estará conduzindo; caso o valor seja menor que zero, o diodo estará em condução<sup>15</sup>.

As perdas por condução podem sofrer influências da queda de tensão direta, sendo a queda de tensão entre o coletor e o emissor durante a condução da corrente e a corrente da carga, sendo o valor da corrente que passa pelo dispositivo durante a condução<sup>16</sup>.

As perdas por condução do sistema são calculadas pelas perdas de condução nos transistores e nos diodos. As perdas por condução nos transistores podem ser calculadas pela seguinte equação:

$$P_{cond} = V_{ce\ sat} * I_c \quad (4)$$

onde  $V_{ce\ sat}$  é a tensão de saturação do transistor e  $I_c$  é a corrente no coletor.

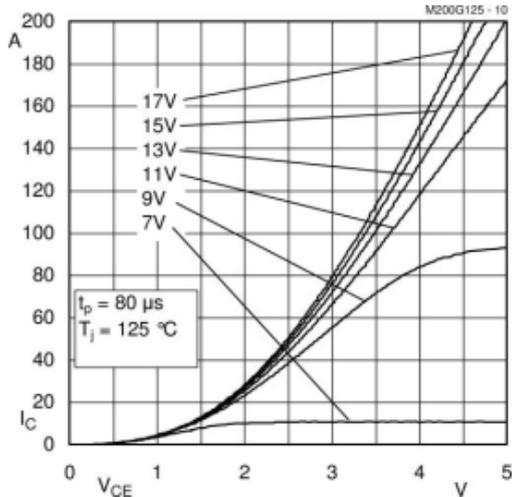
E as perdas por condução nos diodos podem ser calculadas pela equação:

$$P_{D\ cond} = V_d * I_d \quad (5)$$

onde  $V_d$  são as perdas pela queda de tensão nos diodos e  $I_d$  é o valor da corrente que percorrer o diodo.

Essas características são extraídas da folha de dados dos componentes conforme pode-se conferir para os IGBTs na Figura 10, por exemplo.

Figura 10: Característica da tensão de saída.



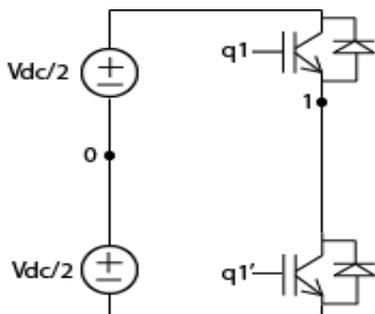
Fonte: Alves, 2020.

**TOPOLOGIA DE CONVERSORES ESTUDADAS**

**CONVERSOR DE DOIS NÍVEIS**

Um conversor de dois níveis monofásico está ilustrado na Figura 11. Ele é construído utilizando dois IGBTs, que fornecem uma operação de conversão CC-CA, por ser usado um conversor de dois níveis e uma topologia mais simples e com poucos níveis.

Figura 11: Conversor de dois níveis monofásico

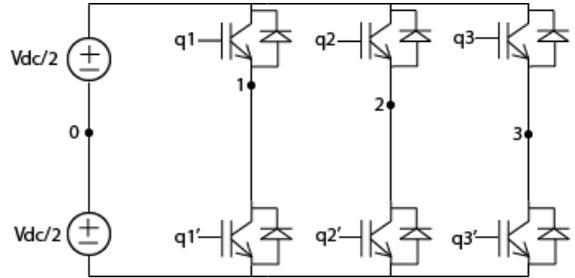


Fonte: Elaborado pelo autor

O resultado desse sistema irá apresentar um conteúdo harmônico mais alto que os conversores multiníveis. Além disso, apresentam maiores perdas de chaveamento em comparação aos conversores multiníveis, devido à tensão de bloqueio nos semicondutores ser maior que em outros conversores de níveis mais baixos. Esse resultado também é aplicado para

sistemas de dois níveis trifásicos, cf. Figura 12<sup>16</sup>.

Figura 12: Conversor de dois níveis trifásico



Fonte: Elaborado pelo autor

Na topologia de dois níveis, é possível representar a relação das tensões de saída com as posições de chaves dos conversores por fase, cf. Quadro 1. Ao analisar o conversor de dois níveis monofásico, observa-se que quando a chave q1 está fechada, a tensão de saída na carga é de +Vdc/2 e a corrente apenas percorre um semicondutor. Nos semicondutores em bloqueio a tensão de bloqueio é de Vdc e quando a chave q1 está aberta a tensão de saída na carga é de -Vdc/2.

Quadro 1: Relação de chaves com tensões

Estado das chaves		Tensão de saída	Quantidade de dispositivo	Tensão de bloqueio
q1	q1'	V <sub>an</sub> (V)	Un	V <sub>b</sub> (V)
1	0	+Vdc/2	1	Vdc
0	1	-Vdc/2	1	Vdc

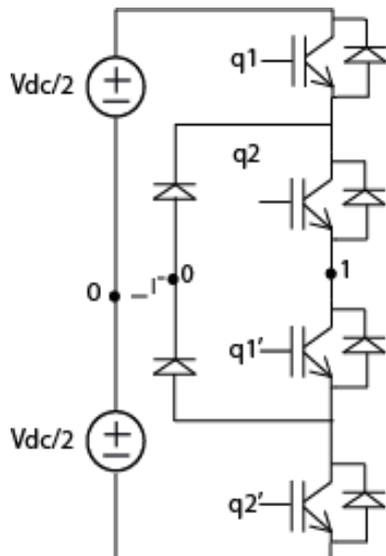
Fonte: Elaborado pelo autor

Esse tipo de topologia apresenta uma arquitetura mais simples, o que facilita a sua implementação e tem um custo reduzido se comparado aos multiníveis. Porém, a forma de onda na saída apresenta harmônicos que podem prejudicar os equipamentos e muitas vezes é necessário o uso de filtros para redução desses harmônicos.

## CONVERSOR NPC DE TRÊS NÍVEIS

O conversor de três níveis monofásico, cf. Figura 13, é construído utilizando quatro IGBTs e dois diodos, que fornecem uma operação de conversão CC-CA.

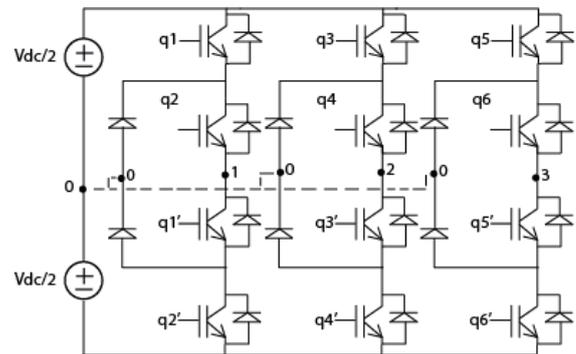
Figura 13: Conversor de três níveis trifásico



Fonte: Elaborado pelo autor

Os resultados desse sistema irão apresentar uma quantidade de níveis de tensão maior, que permite a redução das distorções harmônicas se comparado ao conversor de dois níveis, reduzindo o tamanho dos filtros de saída. Na Figura 14, pode-se ver a versão trifásica do conversor NPC de 3 níveis<sup>11</sup>.

Figura 14: Conversor de três níveis trifásico



Fonte: Elaborado pelo autor

Na topologia de três níveis, é possível representar a relação das saídas com as posições de chaves dos conversores por fase, cf. Tabela 2. Analisando o circuito monofásico, observou-se que quando ambas as chaves q1 e q2 estão abertas, a tensão de saída na carga é de  $-V_{dc}/2$ , e a corrente percorre dois semicondutores com tensão de bloqueio de  $V_{dc}/2$  cada; e quando ambas as chaves q1 e q2 estão fechadas a tensão de saída na carga é de  $+V_{dc}/2$ , a corrente percorre dois semicondutores com tensão de bloqueio de  $V_{dc}/2$  cada; e o estado de tensão zero é dado quando q1 está aberta e q2 fechada, e a corrente percorre dois semicondutores, com tensão de bloqueio de  $V_{dc}/2$  cada.

Esse tipo de topologia apresenta uma arquitetura mais complexa se comparada aos conversores de dois níveis, com uma menor distorção harmônica. Com a menor

Quadro 2: Relação de chaves com tensões

Estado das chaves				Tensão de saída	Quantidade de dispositivos conduzindo	Tensão de bloqueio
q1	q2	q1'	q2'	$V_{an}$ (V)	Qnt. ( $U_n$ )	$V_b$ (V)
0	0	1	1	$-V_{dc}/2$	2	$V_{dc}/2$
0	1	1	0	0	2	$V_{dc}/2$
1	1	0	0	$V_{dc}/2$	2	$V_{dc}/2$

Fonte: Elaborado pelo autor

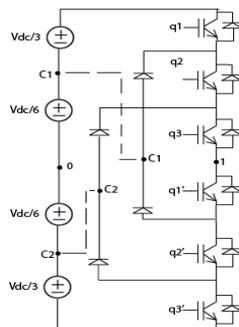
variação de tensão, os dispositivos operam de forma mais eficiente e apresentam um melhor desempenho em alta potência. Mas, apresentam um alto custo por conta da sua complexidade, sendo necessários sistemas mais complexos para garantir a operação dos três níveis<sup>11</sup>.

As perdas por condução tendem a ser maiores por apresentarem mais componentes em condução por vez.

## CONVERSORES NPC DE QUATRO NÍVEIS

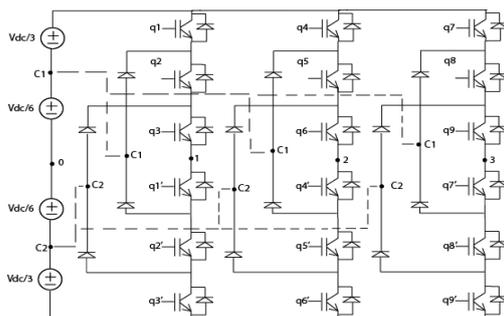
O conversor de quatro níveis pode ser visto cf. Figura 15. Ele é construído utilizando seis IGBTs e quatro diodos, que fornecem uma operação de conversão CC-CA. Esse conversor é uma evolução dos conversores de três níveis que foram projetados para oferecer mais níveis de tensão de saída, resultando em uma melhor qualidade e eficiência energética, essas mesmas características são aplicadas aos conversores de quatro níveis trifásicos<sup>17</sup>, cf. Figura 16.

Figura 15: Conversor de quatro níveis monofásico



Fonte: Elaborado pelo autor

Figura 16: Conversor de quatro níveis monofásico



Fonte: Elaborado pelo autor

Esse circuito apresenta quatro níveis de saída de tensão, sendo um positivo, negativo e um nível intermediário, fazendo com que a onda de saída seja mais próxima de uma senoide. É possível relacionar as tensões de saída com as posições das chaves do conversor monofásico, cf. Tabela 3. Analisando essa tabela, obtém-se que quando as chaves q1, q2 e q3 estão abertas e seus pares complementares estão fechados, a tensão de saída do sistema é  $-V_{dc}/2$ , a corrente percorre dois semicondutores com tensão de bloqueio de  $V_{dc}/3$  cada. Quando as chaves q1 e q2 estão abertos e a chave q3 está fechada, a tensão de saída na carga é de  $-V_{dc}/6$ , a corrente percorre três semicondutores com tensão de bloqueio de  $V_{dc}/3$  cada. Quando q1 está aberta e q2 e q3 estão fechadas e seus pares complementares inversos, a tensão de saída é de  $V_{dc}/6$ , a corrente percorre três semicondutores com tensão de bloqueio de  $V_{dc}/2$  cada. Por fim, quando q1, q2, q3 estão fechadas e seus complementares abertos a tensão de saída da carga é  $V_{dc}/2$ , a corrente percorre três semicondutores com tensão de bloqueio de  $V_{dc}/3$  cada.

Pelo fato do conversor de quatro níveis ser uma evolução do conversor de três níveis, ele apresenta uma menor distorção harmônica, uma forma de onda mais próxima de uma senoide, sendo possível aplicá-lo em diversos cenários devido à maior eficiência em comutações de alta frequência e aplicações em maior tensão, o que reduz o estresse sofrido pelos demais componentes. Porém, com o aumento dos níveis e dispositivos é necessária uma maior complexidade para realizar o controle do sistema e com isso um aumento no custo para a construção do conversor de quatro níveis, além da maior quantidade de componentes tender a aumentar as perdas por condução, reduzindo a eficiência em aplicações de alta corrente.

Quadro 3: Relação de chaves com tensões

Estado das chaves						Tensão na carga	Dispositivos percorridos pela corrente	Tensão de bloqueio
q1	q2	q3	q1'	q2'	q3'	Van	Qnt.(Un)	Vb(V)
0	0	0	1	1	1	0	3	Vdc/3
0	0	1	1	1	0	Vdc/6	3	Vdc/3
0	1	1	1	0	0	2Vdc/6	3	Vdc/3
1	1	1	0	0	0	Vdc/2	3	Vdc/3

Fonte: Elaborado pelo autor

## METODOLOGIA

O presente estudo será realizado em três topologias: conversor de dois níveis, conversor NPC de três níveis e conversores de quatro níveis com modulação com diodo grampeado.

Para que seja possível analisar as perdas em todas as topologias foram adotados quatro cenários de tensão de barramento do circuito ( $V_{CC_{tot}}$ ), o índice de modulação utilizado na tensão de referência, a tensão aparente (S) e o fator de potência (FP) de uma carga indutiva de 0,99 para todos os casos e o valor da corrente eficaz na carga ( $I_{rms}$ ), cf. Tabela 4, para três frequências de chaveamento de 5kHz, 10kHz e 20kHz.

Tabela 1: Parâmetros de simulação

Caso	$V_{CC_{tot}}$ (V)	Índice de modulação	S (kVA)	$I_{rms}$ (A)
1	1100	0.977	6,33	16,67
2	733	0.977	6,33	25,00
3	550	0.977	6,33	33,33
4	367	0.977	6,33	50,00

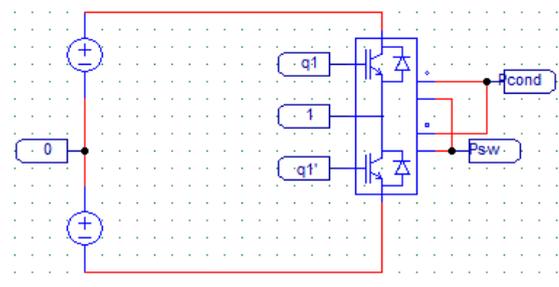
Fonte: Elaborado pelo autor

Todas as simulações foram realizadas no ambiente de simulação PSIM, para a simulação dos transistores de chaveamento e dos diodos. Foram utilizados módulos

térmicos IGBTs com dualidade, utilizando como referência o IGBT do fabricante Semikron modelo SKM200GB125D com  $V_{ce,máx}$  de 1200V e  $I_{c,máx}=160A$ . Para simular os diodos, o mesmo módulo é utilizado com as entradas de controle (*gate*) dos transistores sempre em nível baixo para que eles fiquem sempre abertos, e apenas será considerado as perdas por condução e chaveamento do diodo em antiparalelo.

Para o caso de dois níveis, o circuito a seguir foi criado no ambiente de simulação PSIM, conectado a uma carga RL, cf. Figura 17.

Figura 17: Conversor de dois níveis monofásico

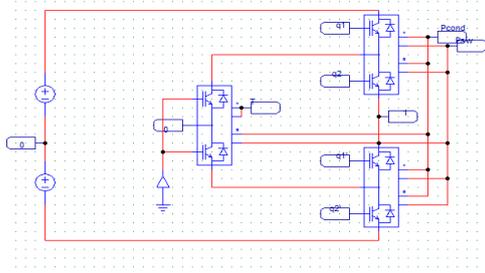


Fonte: Elaborado pelo autor

Para o circuito acima, apenas as perdas por chaveamento e condução do IGBT foram consideradas, visto que não é utilizado diodo de grampeamento para essa topologia.

Para o caso de três níveis o circuito abaixo foi conectado a uma carga RL, cf. Figura 18.

Figura 18: Conversor de três níveis monofásico



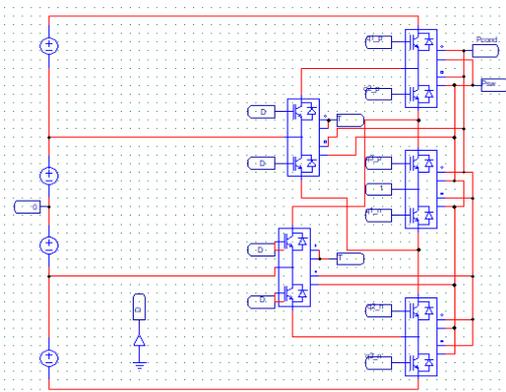
Fonte: Elaborado pelo autor

Como comentado anteriormente, foi utilizado o IGBT com dualidade para simular o comportamento dos diodos, e com isso, para o cálculo das perdas, foram consideradas apenas as perdas por condução e chaveamento dos diodos dos IGBT.

Para o caso de quatro níveis, as simulações foram realizadas no circuito a seguir, cf. Figura 19, que está conectado a uma carga RL.

Para um sistema de quatro níveis, é necessário a utilização de seis IGBTs e quatro diodos como apresentado anteriormente, cf. Figura 15.

Figura 19: Conversor de quatro níveis monofásico



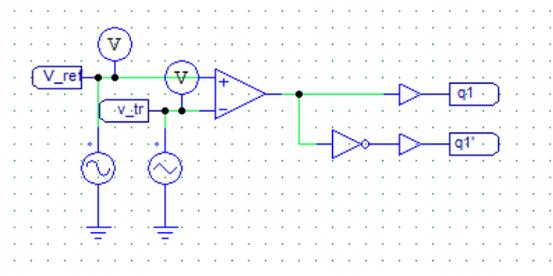
Fonte: Elaborado pelo autor

Por estarmos trabalhando com técnica de modulação PWM, faz-se necessário realizar a análise da referência com a portadora triangular do sistema. Para essa

modulação, estaremos utilizando um circuito simples para a comparação ser realizada, utilizando um amplificador operacional comparador, cf. Figura 20.

Abaixo, é apresentado apenas o circuito de comparação para o conversor de dois níveis monofásico. Para demais topologias, foram implementados circuitos semelhantes apenas alterando as tensões de pico a pico das portadoras de onda triangular. Todas as tensões de referências estão sujeitas a um índice de modulação em amplitude ( $m_a$ ), cf. Tabela 4.

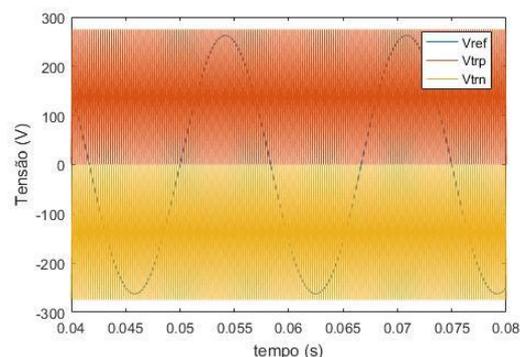
Figura 20: Circuito para modulação PWM para conversor de dois níveis monofásico



Fonte: Elaborado pelo autor

O conversor de dois níveis utiliza uma portadora com tensão de pico a pico de  $V_{dc}$  e *offset* de  $-V_{dc}/2$ . O conversor de três níveis utiliza dois circuitos de comparação, com duas portadoras com tensão de pico a pico de  $V_{dc}/2$ , uma com *offset* zero e outra com  $-V_{dc}/2$  que irá gerar um nível superior e um nível inferior para comparação da referência, cf. Figura 21.

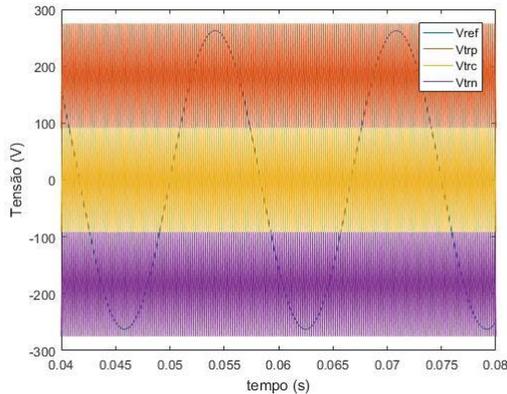
Figura 21: Comparação das portadoras e referência para circuitos de três níveis.



Fonte: Elaborado pelo autor

Para o conversor de quatro níveis utiliza-se três circuitos de comparação com tensão de pico a pico de  $V_{cc}/3$ , com as portadoras com *offset* de  $V_{cc}/6$ ,  $-V_{cc}/6$  e  $-V_{cc}/2$ , que geram o gráfico para comparação PWM abaixo, cf. Figura 22.

Figura 22: Comparação das portadoras e referência para circuitos de quatro níveis



Fonte: Elaborado pelo autor

Utilizando os parâmetros informados na tabela 1 é possível realizar as análises de perdas por chaveamento e condução dos IGBTs e dos diodos utilizados no *software* de simulação adotado, é possível obter os dados de perdas dos semicondutores e a distorção harmônica total da corrente e da tensão de saída da carga RL, que iremos discutir posteriormente.

## RESULTADOS E DISCUSSÃO

Os parâmetros apresentados na Tabela 4 foram simulados no software PSIM para as topologias de dois níveis, três níveis e quatro níveis nas frequências de 5kHz, 10kHz e 20kHz.

Para facilitar a análise de perdas, nas tabelas a seguir, tabelas 5 a 13, as maiores perdas totais para cada caso estarão em vermelho, as perdas médias estarão em amarelo e as menores perdas em verde.

Foram analisados os resultados das simulações a seguir. Nas Tabelas de 5 a 7, mostrados os resultados obtidos na frequência de 5Hz; nas tabelas de 8 a 10, apresentam-se os resultados obtidos para

frequência de 10kHz; e nas Tabelas de 11 a 13, estão os resultados obtidos para frequência de 20kHz.

Com os resultados apresentados nas tabelas 5 a 13, foram realizadas as análises dos resultados por perdas do sistema e distorção harmônica total.

## RESULTADOS DE DISTORÇÃO HARMÔNICA TOTAL

Ao analisar os dados obtidos nas tabelas 5 a 13, percebeu-se para todos os casos, independente da frequência, que o THD da tensão e da corrente aumentam com a diminuição da tensão de barramento.

Ao realizar o estudo para todas as frequências, a topologia de dois níveis apresentou valores mais elevados de THD para tensão e corrente que as topologias multiníveis; e a topologia de quatro níveis apresentou os menores valores de THD entre todas as topologias. Isso ocorre por que nas topologias multiníveis a tensão de saída apresenta mais níveis de tensão que as topologias de dois níveis. Pode-se verificar os níveis de tensão, nas Figuras 23 a 25, para o caso 1 na frequência de 10kHz.

Foram estudados os valores de THD por frequência. A frequência de 20kHz apresentou os menores resultados obtidos que as demais frequências, a frequência de 10kHz apresentou valores de THD médias e a frequência de 5kHz apresentou os maiores valores de distorção para todos os casos.

A afirmativa acima pode ser validada por meio da análise da corrente para o caso 1 para as três frequências na topologia de dois níveis, conforme as Figura 25 a 28. Verifica-se que na Figura 25 a corrente apresentou maiores ruídos que se comparados a onda de corrente da Figura 28.

Tabela 2: Resultados da topologia de dois níveis (5kHz)  
2 níveis

Caso	Perdas por condução (W)	Perdas por chaveamento (W)	Perdas totais (W)	THD tensão (%)	THD corrente (%)
1	22,13	58,04	<b>80,17</b>	110,00	7,23
2	40,42	49,14	<b>89,56</b>	109,70	7,25
3	59,72	44,07	<b>103,79</b>	111,00	7,28
4	103,81	38,79	<b>142,6</b>	112,00	7,32

Fonte: Elaborado pelo autor

Tabela 3: Resultados da topologia de três níveis (5kHz)  
3 níveis

Caso	Perdas por condução (W)	Perdas por chaveamento (W)	Perdas totais (W)	THD tensão (%)	THD corrente (%)
1	45,98	39,85	<b>85,84</b>	58,00	3,88
2	79,82	31,39	<b>111,12</b>	58,30	3,90
3	117,35	27,12	<b>144,48</b>	58,60	3,93
4	201,72	22,65	<b>224,38</b>	59,00	4,01

Fonte: Elaborado pelo autor

Tabela 4: Resultados da topologia de três níveis (5kHz)  
4 níveis

Caso	Perdas por condução (W)	Perdas por chaveamento (W)	Perdas totais (W)	THD tensão (%)	THD corrente (%)
1	68,01	27,11	<b>95,13</b>	39,90	2,69
2	118,37	21,25	<b>139,63</b>	40,10	2,72
3	173,29	18,26	<b>191,49</b>	40,40	2,75
4	294,42	15,02	<b>309,51</b>	41,30	2,85

Fonte: Elaborado pelo autor

Tabela 5: Resultados da topologia de dois níveis (10kHz)  
2 níveis

Caso	Perdas por condução (W)	Perdas por chaveamento (W)	Perdas totais (W)	THD tensão (%)	THD corrente (%)
1	23,1	121,49	<b>144,59</b>	110,00	3,62
2	40,24	100,88	<b>141,12</b>	110,00	3,63
3	59,52	90,54	<b>150,07</b>	111,00	3,64
4	103,35	79,69	<b>183,05</b>	111,50	3,67

Fonte: Elaborado pelo autor

Tabela 6: Resultados da topologia de três níveis (10kHz)  
3 níveis

Caso	Perdas por condução (W)	Perdas por chaveamento (W)	Perdas totais (W)	THD tensão (%)	THD corrente (%)
1	45,92	80,51	<b>126,43</b>	58,20	1,94
2	79,71	63,52	<b>143,24</b>	58,40	1,96
3	117,19	54,91	<b>172,10</b>	58,80	1,98
4	201,42	45,95	<b>247,37</b>	59,60	2,05

Fonte: Elaborado pelo autor

Tabela 7: Resultados da topologia de quatro níveis (10kHz)  
4 níveis

Caso	Perdas por condução (W)	Perdas por chaveamento (W)	Perdas totais (W)	THD tensão (%)	THD corrente (%)
1	67,87	108,7	<b>176,51</b>	39,90	1,35
2	118,24	42,71	<b>160,96</b>	40,10	1,38
3	173,11	36,89	<b>210</b>	40,40	1,45
4	298,47	30,66	<b>329,14</b>	41,40	1,55

Fonte: Elaborado pelo autor

Tabela 8: Resultados da topologia de dois níveis (20kHz)  
2 níveis

Caso	Perdas por condução (W)	Perdas por chaveamento (W)	Perdas totais (W)	THD tensão (%)	THD corrente (%)
1	23,09	246,23	<b>269,33</b>	109,00	1,81
2	40,25	204,54	<b>244,79</b>	109,20	1,82
3	59,60	183,81	<b>246,41</b>	109,70	1,83
4	103,35	161,62	<b>264,98</b>	110,60	1,85

Fonte: Elaborado pelo autor

Tabela 9: Resultados da topologia de três níveis (20kHz)  
3 níveis

Caso	Perdas por condução (W)	Perdas por chaveamento (W)	Perdas totais (W)	THD tensão (%)	THD corrente (%)
1	45,88	161,92	<b>207,81</b>	58,40	0,98
2	79,64	127,82	<b>207,46</b>	58,70	0,99
3	117,09	110,56	<b>227,66</b>	59,10	1,02
4	201,26	92,55	<b>293,82</b>	59,90	1,11

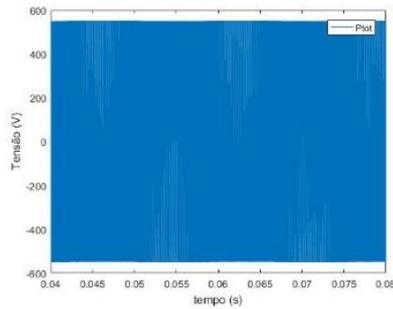
Fonte: Elaborado pelo autor

Tabela 10: Resultados da topologia de quatro níveis (20kHz)  
4 níveis

Caso	Perdas por condução (W)	Perdas por chaveamento (W)	Perdas totais (W)	THD tensão (%)	THD corrente (%)
1	67,8	108,7	<b>196,5</b>	39,90	0,69
2	118,22	85,68	<b>203,9</b>	40,10	0,73
3	173,07	79,96	<b>247,03</b>	40,20	0,79
4	294,05	61,13	<b>355,19</b>	41,30	0,97

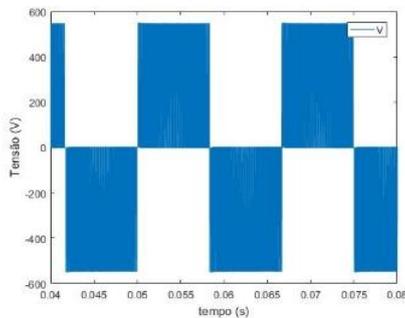
Fonte: Elaborado pelo autor

Figura 23: Tensão na carga na topologia de dois níveis



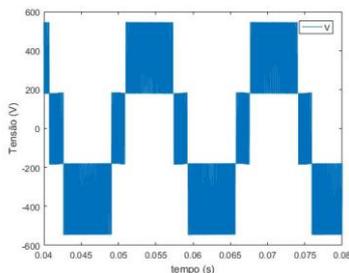
Fonte: Elaborado pelo autor

Figura 24: Tensão na carga na topologia de três níveis



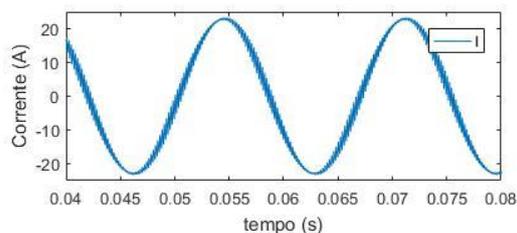
Fonte: Elaborado pelo autor

Figura 25: Tensão na carga na topologia de quatro níveis



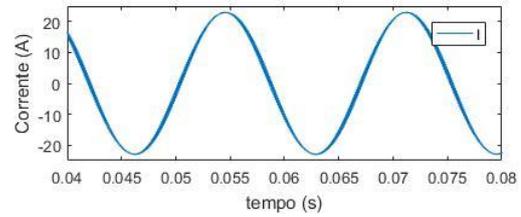
Fonte: Elaborado pelo autor

Figura 26: Corrente na carga para o caso 1 (5kHz)



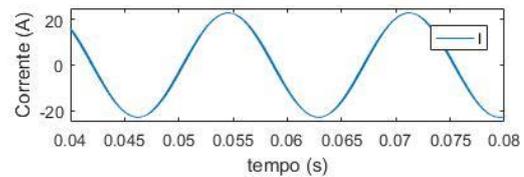
Fonte: Elaborado pelo autor

Figura 27: Corrente na carga para o caso 1 (10kHz)



Fonte: Elaborado pelo autor

Figura 28: Corrente na carga para o caso 1 (20kHz)



Fonte: Elaborado pelo autor

## PERDAS NOS SEMICONDUTORES

Ao analisar os dados obtidos nas tabelas 5 a 13, percebeu-se que quando as frequências são menores a topologia de dois níveis apresenta menores perdas em comparação com as multiníveis; e para as frequências altas, os conversores multiníveis apresentam melhores resultados.

Para a frequência de 5kHz, a topologia de dois níveis demonstrou menores valores por perdas de condução e maiores valores para perdas de chaveamento se comparados as demais topologias. Porém, a topologia de quatro níveis apresentou menores valores de chaveamento e maiores valores de condução. A topologia de três níveis apresentou valores intermediários tanto para perdas por condução como chaveamento.

Para a frequência de 10kHz, a topologia de dois níveis, em sua maioria, apresentou resultados semelhantes a frequência de 5kHz. Porém, apenas no caso 1, a topologia de três níveis demonstrou as menores perdas totais e por condução, e a topologia de dois níveis forneceu valores de perdas totais intermediário e a topologia de quatro

níveis expôs os piores valores de perdas totais.

Para frequência de 20kHz, a topologia de quatro níveis forneceu, para os casos 1 e 2, o menor valor de perdas totais; a topologia de três níveis evidenciou valores intermediários de perdas totais e por chaveamento; e a topologia de dois níveis retratou o maior valor de perda total e por chaveamento.

Para o caso 3, a topologia de três níveis expôs o menor valor de perdas totais; a topologia de quatro níveis apresentou o maior valor de perdas totais e a topologia de dois níveis mostrou valores intermediários das perdas. No caso 4, a topologia de dois níveis apresentou menores valores de perdas totais e a topologia de quatro níveis mostrou os maiores valores de perdas totais.

Para as perdas por chaveamento, as topologias multiníveis fornecem menores valores pelo fato de utilizarem controles mais complexos no chaveamento do sistema. Para as perdas por condução, a topologia de dois níveis exibiu menores valores; isso acontece pelo fato dessa topologia utilizar menos semicondutores.

De maneira geral, ao aumentar as frequências do sistema e a tensão de barramento, as topologias multiníveis apresentam melhores resultados de perdas se compararmos às topologias de dois níveis, que fornecem melhores resultados na situação contrária.

Caso seja analisado por tipo de perdas, os multiníveis para todas as frequências demonstram menores perdas por chaveamento que os de dois níveis, os quais fornecem menores perdas por condução. As topologias de três níveis apresentam melhores resultados, em casos intermediários, quando temos uma tensão alta com uma frequência intermediária.

## CONCLUSÕES E PERSPECTIVAS

Com os resultados apresentados, conclui-se que para casos em que a frequência de operação e a tensão são maiores, que a topologia multinível

apresenta melhores desempenhos para as perdas totais, apresentando menores perdas por chaveamento devido aos controles mais complexos utilizados, enquanto para casos que a frequência e a tensão são menores, as topologias de dois níveis demonstram menores perdas por condução, devido a menor utilização de semicondutores.

Além disso, em todos os casos, as topologias multiníveis mostram menores valores de distorções harmônicas totais, se compararmos às topologias de dois níveis.

## REFERÊNCIAS

- RODRIGUEZ, J.; LAI, Jih-Sheng; PENG, Fang Zheng. **Multilevel inverters: a survey of topologies, controls, and applications**. IEEE Transactions on Industrial Electronics, v. 49, n. 4, p. 724–738, ago. 2002. DOI: 10.1109/TIE.2002.801052. Disponível em: <https://ieeexplore.ieee.org/document/1021296>. Acesso em: 15 ago. 2024.
- MONTEIRO, A. P.; FILHO, H. M. O.; FIGUEIREDO, S. N.; AQUINO, R. N. A. L. E. S. **Estimation of losses in semiconductors of power through simulation**. 14th Brazilian Power Electronics Conference (COBEP 2017), vol. 2018-Janua, p. 1–6, 2017. DOI: 10.1109/COBEP.2017.8257322.
- RASHID, Muhammad H. **Power electronics: devices, circuits, and applications**. 4. ed. 2014.
- AZLI, N. A.; CHOONG, Y. C. **Analysis on the performance of a three-phase cascaded H-bridge multilevel inverter**. In: FIRST INTERNATIONAL POWER ENERGY CONFERENCE (PECON 2006), 2006, p. 405–410. DOI: 10.1109/PECON.2006.346685. Disponível em: <https://ieeexplore.ieee.org/document/4154529>. Acesso em: 20 ago. 2024.
- G., Arthur S. **Estudo de Técnica de Modulação por Largura de Pulso (PWM) aplicado a conversores trifásicos**. 2018. Disponível em: [https://www.oasisbr.ibict.br/vufind/Record/UNB-2\\_7a52183c32ffa76f5ed13d4b0a48d5a9](https://www.oasisbr.ibict.br/vufind/Record/UNB-2_7a52183c32ffa76f5ed13d4b0a48d5a9). Acesso em: 25 ago. 2024.
- POPOV, V. I.; BARANOV, E. D. **Scalar modulation control technique for modular multilevel matrix converter**, In: INTERNATIONAL CONFERENCE ON MICRO/NANOTECHNOLOGIES AND ELECTRON DEVICE EDM, 14th, 2013, Novosibirsk. **Anais [...]**, Rússia: IEEE, 2013, p. 261–264. DOI: 10.1109/EDM.2013.6641991. Disponível em:

<https://ieeexplore.ieee.org/document/6641991>.  
Acesso em: 05 set. 2024.

7 RAMU, V.; SATISH KUMAR, P.; SRINIVAS, G. N. **LSPWM, PSPWM and NLCPWM on multilevel inverters with reduced number of switches**. *Materials Today Proceedings*, v. 54, p. 710–727, 2022. DOI: 10.1016/j.matpr.2021.10.410. Disponível em: <https://www.sciencedirect.com/science/article/pii/S2214785321069170>. Acesso em: 12 set. 2024.

8 LEVI, E. **Multiphase electric machines for variable-speed applications**. *IEEE Transactions on Industrial Electronics*, v. 55, n. 5, p. 1893–1909, 2008. DOI: 10.1109/TIE.2008.918488. Disponível em: <https://ieeexplore.ieee.org/document/4454446>. Acesso em: 15 set. 2024.

9 ALZAMORA, H.; PAULA, André de. **Análise comparativa de técnicas de modulação para a redução das correntes de modo comum em sistemas de acionamento de motores**. *Caderno Brasileiro de Engenharia Elétrica*, v. 19, n. 5, p. 1–23, 2016. Disponível em: [https://www.sba.org.br/open\\_journal\\_systems/index.php/cba/article/view/352/313](https://www.sba.org.br/open_journal_systems/index.php/cba/article/view/352/313). Acesso em: 20 set. 2024.

10 PEREIRA, L. **Estudo de topologia, técnicas de modulação em largura de pulsos e controle do conversor boost entrelaçado**. 2019. Disponível em: [https://bdtd.ibict.br/vufind/Record/UFMG\\_bf8f65362cb72ca0a2fdd018b1356313](https://bdtd.ibict.br/vufind/Record/UFMG_bf8f65362cb72ca0a2fdd018b1356313). Acesso em: 25 ago. 2024.

11 BAÚ, Daniel Fernando. **Estratégias de Modulação PWM e Controle Aplicadas ao Conversor Multinível Modular**. 2018. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal do Pampa – UNIPAMPA, Alegrete, 2018. Disponível em: <https://dspace.unipampa.edu.br/bitstream/rii/3964/1/Daniel%20Fernando%20Ba%20C3%BA%20-%202018.pdf>. Acesso em: 16 set. 2024.

12 MOHAN, N. **Power Electronics - A First Course**. Minneapolis: John Wiley & Sons Inc., 2012.

13 MASSOUD, A. M.; FINNEY, S. J.; WILLIAMS, B. W. Conduction loss calculation for multilevel inverter: A generalized approach for carrier-based PWM technique, *In: INTERNATIONAL CONFERENCE ON POWER ELECTRONICS, MACHINES AND DRIVES (PEMD)*, 2004, Edinburgh. *Anais [...]*, Reino Unido: EIT, 2004, v. 1, n. 2, p. 226–230. DOI: 10.1049/cp:20040289. Disponível em: <https://ieeexplore.ieee.org/document/1348922>. Acesso em: 20 set. 2024.

14 KIM, T. J.; KANG, D. W.; LEE, Y. H.; HYUN, D. S. **The analysis of conduction and switching losses in multi-level inverter system**. *In: PESC RECORD - IEEE ANNUAL POWER ELECTRONICS SPECIALISTS CONFERENCE*, v. 3, p. 1363–1368, 2001. DOI: 10.1109/pesc.2001.954310. Disponível em: <https://ieeexplore.ieee.org/document/954310>. Acesso em: 25 set. 2024.

15 CABRAL, M. **Estudo de Perdas em Conversores Alimentados por Tensão Pulsada no Barramento de Corrente Contínua**. 2003. Disponível em: [https://bdtd.ibict.br/vufind/Record/UFMG\\_b614305f8f03d64809fe6ad416a463e2](https://bdtd.ibict.br/vufind/Record/UFMG_b614305f8f03d64809fe6ad416a463e2). Acesso em: 20 set. 2024.

16 PRADO, E. O. et al. **Modelo analítico de cálculo de perdas em mosfets de potência para aplicação em banco de dados**. p. 388–398, 2021. Disponível em: <https://journal.sobraep.org.br/index.php/rep/article/view/350>. Acesso em: 25 set. 2024.

17 STALA, R. A Four-Level Single-Phase Diode-Clamped Inverter with Natural DC-Link Capacitor Voltage Balance. *In: 2018 - PROCEEDINGS OF THE INTERNATIONAL SYMPOSIUM ON POWER ELECTRONICS, ELECTRIC DRIVES, AUTOMATION AND MOTION, 2018, Amalfi, Anais [...]*, Italy, IEEE, 2018, p. 691–2. DOI: 10.1109/SPEEDAM.2018.8445346. Disponível em: <https://ieeexplore.ieee.org/document/8445346>. Acesso em: 28 set. 2024.

## AGRADECIMENTOS

Agradeço a minha família, em especial a minha mãe, irmã, avó e minhas tias que sempre me apoiaram. Aos amigos, Helena Alapenha, Alyson Sales, Joyce Kelly, Maria Julia e Jennifer Montenegro, agradeço pela amizade a suporte durante essa jornada. Agradeço também a meu orientador João Mélllo por todo o apoio durante o desenvolvimento deste trabalho e por fim, a todos da UACSA que se fizeram presentes na minha jornada.